

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: **1020020046559 A**
 (43)Date of publication of application: **21.06.2002**

(21)Application number: **1020000076803**
 (22)Date of filing: **15.12.2000**

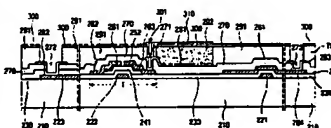
(71)Applicant: **LG.PHILIPS LCD CO., LTD.**
 (72)Inventor: **AHN, BYEONG CHEOL
 LEE, JAE GU**

(51)Int. Cl **G02F 1/136**

(54) ARRAY SUBSTRATE OF LIQUID CRYSTAL DISPLAY AND METHOD OF FABRICATING THE SAME

(57) Abstract:

PURPOSE: An array substrate of a liquid crystal display and a method of fabricating the array substrate are provided to improve aperture ratio and to fabricate a color filter with a simple process and a small amount of material. CONSTITUTION: A gate line(221) and a data line(261) are formed on a substrate(210) and intersect each other. A thin film transistor(T) is electrically connected with the gate line and the data line. A passivation layer(270) covers the gate line, the data line and the thin film transistor. The first pixel electrode(281) is formed on the passivation layer and connected with the thin film transistor. A barrier pattern(291) is formed on the first pixel electrode and has an opening that exposes the first pixel electrode. A color filter(292) is deposited on the first pixel electrode. An overcoat film(300) is placed on the barrier pattern and the color filter. The second pixel electrode(310) is formed on the overcoat film and connected with the first pixel electrode.



copyright KIPO 2003

Legal Status

Date of request for an examination (20050819)
 Notification date of refusal decision (00000000)
 Final disposal of an application (registration)
 Date of final disposal of an application (20061114)
 Patent registration number (1006484220000)
 Date of registration (20061115)
 Number of opposition against the grant of a patent ()
 Date of opposition against the grant of a patent (00000000)
 Number of trial against decision to refuse ()

Date of requesting trial against decision to refuse ()

(19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) Int. Cl. ⁷ G02F 1/136	(11) 공개번호 특2002-0046559
	(43) 공개일자 2002년06월21일
(21) 출원번호 10-2000-0076803	
(22) 출원일자 2000년12월15일	
(71) 출원인 엘지.필립스 엘시디 주식회사	
(72) 발명자 안병철	
	경상북도구미시도량2동777파크맨션103-808
	이재구
	대구광역시북구산격3동1407-77번지
(74) 대리인 정원기	

심사청구 : 없음

(54) 액정 표시 장치용 어레이 기판 및 그의 제조 방법

요약

본 발명은 액정 표시 장치용 어레이 기판 및 그 제조 방법에 대한 것이다.

액정 표시 장치는 컬러 필터 기판과 어레이 기판의 합착시 오정렬에 의한 불량 발생 수 있으며, 합착 마진을 고려하여 블랙 매트릭스를 넓게 형성할 경우 개구율이 감소된다. 또한, 컬러 필터를 안료분산법이나 인쇄법으로 형성할 경우 공정이 복잡하고, 재료의 소비가 큰 단점이 있다.

본 발명에서는 컬러 필터를 어레이 기판 상에 형성하여 오정렬을 방지하고 개구율을 향상시키는데 있어서, 화소 전극을 컬러 필터 하부와 상부에 각각 형성하여 구동시 안정적인 동작을 얻을 수 있다. 한편, 컬러 필터 형성시 화소 전극 이외의 부분에 배리어 패턴을 형성한 다음 전착하여 불량을 방지하고, 공정 및 재료의 소비량을 감소시켜 제조 비용을 줄일 수 있다.

대표도

도5

색인어

컬러 필터, 이중 화소 전극, 개구율, 전착법

영세서

도면의 간단한 설명

도 1은 일반적인 액정 표시 장치의 단면도.

도 2는 본 발명의 제 1 실시예에 따른 액정 표시 장치용 어레이 기판의 평면도.

도 3은 도 2에서 III-III선을 따라 자른 단면도.

도 4는 본 발명의 제 2 실시예에 따른 액정 표시 장치용 어레이 기판의 평면도.

도 5는 도 4에서 V-V선을 따라 자른 단면도.

도 6은 본 발명에 따른 액정 표시 장치의 단면도.

도 7a 내지 도 7g는 본 발명의 제 2 실시예에 따른 액정 표시 장치용 어레이 기판을 제조하는 공정을 도시한 단면도.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치용 어레이 기판 및 그의 제조 방법에 관한 것으로서, 더욱 상세하게는 컬러 필터를 포함하는 어레이 기판 및 그의 제조 방법에 관한 것이다.

최근 정보화 사회로 시대가 급발전함에 따라 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 평판 표시장치(flat panel display)의 필요성이 대두되었는데, 그 중 색 재현성 등이 우수한 액정 표시장치(liquid crystal display)가 활발하게 개발되고 있다.

일반적으로 액정 표시 장치는 전극이 각각 형성되어 있는 두 기판을 두 전극이 형성되어 있는 면이 마주 대하도록 배치하고 두 기판 사이에 액정 물질을 주입한 다음, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정 분자를 움직이므로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.

액정 표시 장치의 하부 기판은 화소 전극에 신호를 인가하기 위한 박막 트랜지스터를 포함하는 어레이 기판으로 박막을 형성하고 사진 식각하는 공정을 반복함으로써 이루어지고, 상부 기판은 컬러 필터를 포함하는 기판으로 컬러 필터는 적(R), 녹(G), 청(B)의 세 가지 색이 순차적으로 배열되어 있으며, 안료분산법이나 염색법, 전착법 등의 방법으로 제작된다.

이하, 첨부한 도면을 참조하여 일반적인 액정 표시 장치의 구조에 대하여 설명한다.

도 1은 일반적인 액정 표시 장치에 대한 단면도이다.

도 1에 도시한 바와 같이, 투명한 제 1 기판(10) 위에 금속과 같은 도전 물질로 이루어진 게이트 전극(21)이 형성되어 있고, 그 위에 실리콘 질화막(SiN_x)이나 실리콘 산화막(SiO₂)으로 이루어진 게이트 절연막(30)이 게이트 전극(21)을 덮고 있다. 게이트 전극(21) 상부의 게이트 절연막(30) 위에는 비정질 실리콘으로 이루어진 액티브층(41)이 형성되어 있으며, 그 위에 불순물이 도핑된 비정질 실리콘으로 이루어진 오믹 콘택층(51, 52)이 형성되어 있다.

오믹 콘택층(51, 52) 상부에는 금속과 같은 도전 물질로 이루어진 소스 및 드레인 전극(61, 62)이 형성되어 있는데, 소스 및 드레인 전극(61, 62)은 게이트 전극(21)과 함께 박막 트랜지스터(T)를 이룬다.

도시하지 않았지만, 게이트 전극(21)은 게이트 배선과 연결되어 있고, 소스 전극(61)은 데이터 배선과 연결되어 있으며, 게이트 배선과 데이터 배선은 서로 직교하여 화소 영역을 정의한다.

이어, 소스 및 드레인 전극(61, 62) 위에는 실리콘 질화막이나 실리콘 산화막 또는 유기 절연막으로 이루어진 보호층(70)이 형성되어 있으며, 보호층(70)은 드레인 전극(62)을 드러내는 콘택홀(71)을 가진다.

보호층(70) 상부의 화소 영역에는 투명 도전 물질로 이루어진 화소 전극(81)이 형성되어 있고, 화소 전극(81)은 콘택홀(71)을 통해 드레인 전극(62)과 연결되어 있다.

한편, 제 1 기판(10) 상부에는 제 1 기판(10)과 일정 간격을 가지고 이격되어 있으며 투명한 제 2 기판(110)이 배치되어 있고, 제 2 기판(110)의 안쪽면에는 블랙 매트릭스(121)가 박막 트랜지스터(T)와 대응되는 위치에 형성되어 있는데, 도시하지 않았지만 블랙 매트릭스(121)는 화소 전극(81) 이외의 부분도 덮고 있다. 블랙 매트릭스(121) 하부에는 컬러 필터(131)가 형성되어 있는데, 컬러 필터(131)는 적, 녹, 청의 색이 순차적으로 반복되어 있으며, 하나의 색이 하나의 화소 영역에 대응된다. 컬러 필터(131) 하부에는 투명한 도전 물질로 이루어진 공통 전극(141)이 형성되어 있다.

그리고, 두 기판(10, 110) 사이에는 액정층(150)이 주입되어 있다.

이와 같은 액정 표시 장치는 어레이 기판과 컬러 필터 기판을 각각 형성하고 하부의 화소 전극과 상부의 컬러 필터가 일대일 대응되도록 배치하는 공정을 통해 형성되는데, 기판을 배치하는 과정에서 오정렬(misalign)이 발생하여 빛샘과 같은 불량에 생길 수 있다. 이를 방지하기 위해 상부 기판의 블랙 매트릭스 폭을 넓게 형성할 수 있는데, 이러한 경우 액정 표시 장치의 개구율이 낮아지게 된다.

한편, 컬러 필터는 앞서 언급한 바와 같이 안료분산법, 염색법, 전착법 등으로 제조한다. 이 중에서 염색법과 안료분산법은 가용성 광광막이나 착색 광광막을 도포 후 노광 및 현상함으로써 컬러 필터를 제조하게 되는데, 컬러 필터는 적, 녹, 청의 세 가지 색으로 이루어지기 때문에, 이러한 노광 및 현상 공정이 세 번 반복된다. 따라서, 컬러 필터를 제조하는데 시간이 많이 걸리게 되고, 기판 전면에 막을 도포하고 제거하므로 재료의 소모량도 많아지게 된다.

발명이 이루고자하는 기술적 과제

본 발명은 상기한 종래의 문제점을 해결하기 위하여 안출된 것으로, 본 발명의 목적은 개구율이 높은 액정 표시 장치용 어레이 기판 및 그 제조 방법을 제공하는 것이다.

본 발명의 다른 목적은 공정이 간단하고 재료 소모량이 적은 컬러 필터의 제조 방법 및 상기 방법으로 제조된 컬러 필터를 제공하는 것이다.

발명의 구성 및 작용

상기한 목적을 달성하기 위한 본 발명에 따른 액정 표시 장치용 어레이 기판에서는 기판 상에 직교하는 게이트 배선과 데이터 배선이 형성되어 있고, 게이트 배선 및 데이터 배선과 전기적으로 연결되어 있는 박막 트랜지스터가 형성되어 있다. 게이트 배선과 데이터 배선 및 박막 트랜지스터는 보호막으로 덮여 있고, 보호막 상부에는 박막 트랜지스터와 연결되어 있는 제 1 화소 전극이 형성되어 있다. 제 1 화소 전극 상부에는 제 1 화소 전극을 드러내는 개구부를 가지는 배리어 패턴이 형성되어 있으며, 제 1 화소 전극 상에는 적, 녹, 청으로 이루어진 컬러 필터가 전착되어 있다. 배리어 패턴 및 컬러 필터 상부에는 오버코트층이 형성되어 있으며, 그 위에 제 1 화소 전극과 연결되어 있는 제 2 화소 전극이 형성되어 있다.

여기서, 배리어 패턴은 유기 물질로 이루어질 수 있는데, 벤조사이클로부탄(BCB)이나 검은색 수지 중 어느 하나로 이루어질 수 있다.

한편, 본 발명에 따른 액정 표시 장치용 어레이 기판의 제조 방법에서는 기판을 구비하고, 기판 상에 직교하는 게이트 배선과 데이터 배선, 그리고 게이트 배선과 데이터 배선에 연결되어 있는 박막 트랜지스터를 형성한다. 다음, 게이트 배선과 데이터 배선 및 박막 트랜지스터 상부에 보호막을 형성하고, 보호막 상부에 위치하여 박막 트랜지스터와 연결된 제 1 화소 전극을 형성한다. 이어, 제 1 화소 전극 상부에 제 1 화소 전극을 드러내는 개구부를 가지는 배리어 패턴을 형성한 후, 개구부를 통해 드러난 제 1 화소 전극 상에 컬러 필터를 전착시킨다. 다음, 배리어 패턴 및 컬러 필터 상부에 오버코트층을 형성하고, 그 위에 제 1 화소 전극과 연결된 제 2 화소 전극을 형성한다.

여기서, 컬러 필터의 전착 단계는 배리어 패턴이 형성된 기판과 제 1 화소 전극에 접속된 금속판을 전착액에 담그는 단계, 제 1 화소 전극과 금속판에 전압을 인가하여 전기장을 형성하는 단계, 제 1 화소 전극 상에 컬러 필터를 착색시키는 단계를 포함한다.

또한, 전기장 형성 단계는 게이트 배선에 전압을 인가하는 단계, 제 1 화소 전극과 전기적으로 연결된 데이터 배선에 전압을 인가하는 단계로 이루어질 수 있다.

이와 같이 본 발명에서는 컬러 필터를 하부의 어레이 기판에 형성함으로써 액정 표시 장치의 불량을 방지하고 개구율을 향상시키며, 컬러 필터를 전착법으로 형성하여 공정을 단순화하고 재료의 소비량을 감소시키면서 화소 전극을 이중으로 형성하여 구동시 안정적인 동작을 할 수 있다.

최근 액정 표시 장치의 오정렬을 방지하고 개구율을 향상시키기 위해 컬러 필터를 어레이 기판에 형성하는 방법이 제시되었다. 이때, 컬러 필터는 박막 트랜지스터의 상부에 형성될 수 있으며, 또는 박막 트랜지스터 하부에 형성될 수도 있다. 전자를 컬러 필터 온 박막 트랜지스터(color filter on thin film transistor ; COT) 구조라고 하고, 후자를 박막 트랜지스터 온 컬러 필터(thin film transistor on color filter ; TOC) 구조라고 한다.

이 중 COT 구조에서는 컬러 필터가 화소 전극 상부에 위치하므로 전착법을 이용하여 화소 전극 상에 컬러 필터를 형성할 수 있다. 전착법은 전기화학반응을 이용하여 전극 상에 컬러 필터막을 형성하는 방법으로, 대면적을 만들 수 있고 재료 소모량이 적으며, 별도의 노광 및 현상 공정이 필요하지 않아 공정이 단순한 장점이 있다.

이하, 첨부한 도면을 참조하여 본 발명의 실시예에 따른 컬러 필터 온 박막 트랜지스터 구조의 액정 표시 장치에 대하여 설명하기로 한다.

도 2는 칼라 필터 온 박막 트랜지스터 구조 액정 표시 장치용 어레이 기판의 평면도이고, 도 3은 도 2에서 III-III선을 따라 자른 단면도이다.

도 2 및 도 3에 도시한 바와 같이, 투명한 기판(210) 위에 금속과 같은 도전 물질로 이루어진 가로 방향의 게이트 배선(221)과 게이트 배선(221)에서 연장된 게이트 전극(222) 및 게이트 배선(221)의 일끝단에 위치하는 게이트 패드(223)가 형성되어 있다.

그 위에 실리콘 질화막이나 실리콘 산화막으로 이루어진 게이트 절연막(230)이 형성되어 게이트 배선(221)과 게이트 전극(222) 및 게이트 패드(223)를 덮고 있다.

게이트 전극(222) 상부의 게이트 절연막(230) 위에는 비정질 실리콘으로 이루어진 액티브층(241)이 형성되어 있으며, 그 위에 불순물이 도핑된 비정질 실리콘으로 이루어진 오믹 콘택층(251, 252)이 형성되어 있다.

오믹 콘택층(251, 252) 상부에는 금속과 같은 도전 물질로 이루어지고 게이트 배선과 직교하여 화소 영역을 정의하는 데이터 배선(261), 데이터 배선(261)에서 연장된 소스 전극(262), 그리고 게이트 전극(222)을 중심으로 소스 전극(262)과 마주 대하는 드레인 전극(263) 및 데이터 배선(261)의 일끝단에 위치하는 데이터 패드(264)가 형성되어 있는데, 소스 및 드레인 전극(262, 263)은 게이트 전극(222)과 함께 박막 트랜지스터(T)를 이룬다.

이어, 데이터 배선(261)과 소스 및 드레인 전극(262, 263), 그리고 데이터 패드(264) 위에는 실리콘 질화막이나 실리콘 산화막 또는 유기 절연막으로 이루어진 보호층(270)이 형성되어 있으며, 보호층(270)은 드레인 전극(263)과 게이트 패드(223) 및 데이터 패드(264)를 각각 드러내는 제 1 내지 제 3 콘택홀(271, 272, 273)을 가진다.

다음, 보호층(270) 상부에는 투명 도전 물질로 이루어진 화소 전극(281)과 보조 게이트 패드(282) 및 보조 데이터 패드(283)가 형성되어 있다. 화소 전극(281)은 제 1 콘택홀(271)을 통해 드레인 전극(263)과 연결되어 있으며, 게이트 배선(221)과 일부 중첩되어 스토리지 커패시터를 이룬다. 보조 게이트 패드(282)와 보조 데이터 패드(283)는 제 2 및 제 3 콘택홀(272, 273)을 통해 게이트 패드(223) 및 데이터 패드(264)와 각각 연결되어 있다.

화소 전극(281) 이외의 영역 즉, 게이트 배선(221)과 데이터 배선(261) 및 박막 트랜지스터(T)의 상부에는 유기 수지로 이루어진 배리어 패턴(barrier pattern)(291)이 형성되어 있고, 화소 전극(281) 위에는 컬러 필터(292)가 형성되어 있다. 여기서, 배리어 패턴(291)은 컬러 필터(292) 형성시 불량을 방지하고, 컬러 필터(292)의 색을 구분하는 역할을 하며, 컬러 필터(292)는 적, 녹, 청의 색이 순차적으로 형성되어 있고 하나의 색이 하나의 화소 전극(281)과 대응한다.

배리어 패턴(291)과 컬러 필터(292) 상부에는 이들을 보호하기 위한 오버코트(overcoat)층(300)이 형성되어 있는데, 오버코트층(300)은 투명 수지로 이루어져 있다.

이와 같이 본 발명에서는 컬러 필터가 하부 기판에 형성되므로 상부 기판과 하부 기판의 합착시 컬러 필터와 화소 전극의 오정렬이 발생하지 않는다. 따라서, 상부 기판의 블랙 매트릭스의 합착 마진을 감소시킬 수 있으며, 배리어 패턴을 빛의 투과를 방지하는 블랙 매트릭스 물질로 형성할 경우에는 상부 기판의 블랙 매트릭스를 생략할 수 있으므로 액정 표시 장치의 개구율을 향상시킬 수 있다.

그런데, 화소 전극(281)은 이후 상부 기판의 공률 전극과 함께 액정을 구동하기 위한 전극으로 사용되는데, 본 발명과 같은 구조에서는 화소 전극(281) 상에 컬러 필터(292)가 위치하기 때문에 전계의 생성이 약화되어 액정 분자 구동시 불량이 발생할 수 있다.

이러한 문제를 해결하기 위해 본 발명의 제 2 실시예에서는 제 2 화소 전극을 어레이 기판 최상면에 형성한다.

도 4 및 도 5에 본 발명의 제 2 실시예에 따른 어레이 기판에 대하여 도시하였는데, 본 발명의 제 2 실시예는 앞선 제 1 실시예에서 제 2 화소 전극이 형성된 부분만 다르므로 다른 부분에 대한 설명은 간략히 한다.

도 4는 본 발명의 제 2 실시예에 따른 어레이 기판은 평면도이고, 도 5는 도 4에서 V-V선을 따라 자른 단면도이다.

도 4 및 도 5에 도시한 바와 같이, 투명한 기판(210) 위에 게이트 배선(221)과 게이트 전극(222) 및 게이트 패드(223)가 형성되어 있고, 그 위에 게이트 절연막(230)이 형성되어 게이트 배선(221)과 게이트 전극(222) 및 게이트 패드(223)를 덮고 있다. 게이트 전극(222) 상부의 게이트 절연막(230) 위에는 액티브층(241)이 형성되어 있으며, 그 위에 오믹 콘택층(251, 252)이 형성되어 있다.

오믹 콘택층(251, 252) 상부에는 데이터 배선(261), 소스 전극(262), 그리고 드레인 전극(263) 및 데이터 패드(264)가 형성되어 있는데, 소스 및 드레인 전극(262, 263)은 게이트 전극(222)과 함께 박막 트랜지스터(T)를 이룬다.

이어, 데이터 배선(261)과 소스 및 드레인 전극(262, 263), 그리고 데이터 패드(264) 위에는 드레인 전극(263)과 게이트 패드(223) 및 데이터 패드(264)를 각각 드러내는 제 1 내지 제 3 콘택층(271, 272, 273)을 가지는 보호층(270)이 형성되어 있다.

다음, 보호층(270) 상부에는 제 1 화소 전극(281)과 보조 게이트 패드(282) 및 보조 데이터 패드(283)가 형성되어 있다.

화소 전극(281) 이외의 영역 즉, 게이트 배선(221)과 데이터 배선(261) 및 박막 트랜지스터(T)의 상부에는 유기 수지로 이루어진 배리어 패턴(barrier pattern)(291)이 형성되어 있고, 화소 전극(281) 위에는 컬러 필터(292)가 형성되어 있다.

배리어 패턴(291)과 컬러 필터(292) 상부에는 이들을 보호하기 위한 투명 수지로 이루어진 오버코트(overcoat)층(300)이 형성되어 있다. 오버코트층(300)과 배리어 패턴(291)은 제 1 콘택층(271) 상부의 제 1 화소 전극(281)을 드러내는 제 4 콘택층(301)을 가지며, 또한 보조 게이트 패드(282)와 보조 데이터 패드(283)의 일부를 드러내는 개구부를 가진다.

이러한 COT 구조의 어레이 기판을 이용한 액정 표시 장치를 도 6에 도시하였다.

도 4에 도시한 바와 같이, 하부 기판(210) 위에 박막 트랜지스터(T)와 박막 트랜지스터(T)에 연결된 제 1 화소 전극(281)이 형성되어 있고, 박막 트랜지스터(T) 상부에는 배리어 패턴(291)이 형성되어 있는데, 도시하지 않았지만 배리어 패턴(291)은 제 1 화소 전극(281) 이외의 부분 상부에도 형성되어 있어 제 1 화소 전극(281)을 드러내는 개구부를 가진다. 제 1 화소 전극(281) 상부에는 적, 녹, 청의 컬러 필터(292)가 형성되어 있는데, 하나의 색이 하나의 화소 전극(281)에 대응한다. 배리어 패턴(291)과 컬러 필터(292) 상부에는 이들을 보호하기 위한 오버코트층(300)이 형성되어 있고, 오버코트층(300)은 배리어 패턴(291)과 함께 제 1 화소 전극(281)을 드러내는 콘택층(301)을 가진다. 오버코트층(300) 상부에는 투명 도전 물질로 이루어진 제 2 화소 전극(310)이 형성되어 있는데, 제 2 화소 전극(310)은 제 1 화소 전극(281)과 대응되는 위치에 형성되어 있으며 콘택층(301)을 통해 제 1 화소 전극(281)과 연결되어 있다.

하부 기판(210) 상부에는 하부 기판(210)과 일정한 간격 이격되어 상부 기판(410)이 형성되어 있는데, 상부 기판(410)의 안쪽면에는 박막 트랜지스터(T)와 대응하는 위치에 블랙 매트릭스(420)가 형성되어 있고, 그 아래에 투명 도전 물질로 이루어진 공률 전극(430)이 기판(410) 전면에 걸쳐 형성되어 있다.

상부 기판(410)과 하부 기판(310) 사이에는 액정층(500)이 주입되어 있다.

도시하지 않았지만, 오버코트층(300) 상부와 공률 전극(430) 하부에는 각각 배향막이 형성되어 있고, 배향막은 일정한 방향으로 배열되어 있어 액정층(500)의 액정 분자들의 초기 배향을 결정한다.

이하, 이러한 COT 구조의 액정 표시 장치용 어레이 기판의 제조 방법에 대하여 도면을 참조하여 상세히 설명한다.

도 7a 내지 도 7f는 본 발명의 실시예에 따른 어레이 기판의 제조 공정을 도시한 것으로서, 도 4의 V-

V선을 따라 자른 단면에 해당한다.

도 7a에 도시한 바와 같이, 기판(210) 상에 금속과 같은 도전 물질을 증착하고 패터닝하여 가로 방향의 게이트 배선(221)과 게이트 배선(221)에서 연장된 게이트 전극(222), 그리고 게이트 배선(221)의 일끝단에 위치하는 게이트 패드(223)를 형성한다. 다음, 게이트 절연막(230), 비정질 실리콘층, 그리고 불순물이 도핑된 비정질 실리콘층을 차례로 증착한 후, 패터닝하여 불순물 반도체층(253)과 액티브층(241)을 형성한다.

이어, 도 7b에 도시한 바와 같이 금속과 같은 물질을 스퍼터링 방법으로 증착하고 패터닝하여 게이트 배선(221)과 교차함으로써 화소 영역을 정의하는 데이터 배선(261), 데이터 배선(261)에 연결된 소스 전극(262), 소스 전극(262)과 이격되어 있고 게이트 전극(222)을 중심으로 소스 전극(262) 맞은 편에 위치하는 드레인 전극(263), 그리고 데이터 배선(261)의 일끝단에 위치하는 데이터 패드(264)를 형성한 후, 소스 전극(262)과 드레인 전극(263) 사이에 드러난 불순물 반도체층(253)을 식각하여 오믹 콘택층(251, 252)을 완성한다.

다음, 도 7c에 도시한 바와 같이 무기 절연막이나 유기 절연막을 형성하고 게이트 절연막(230)과 함께 패터닝하여 드레인 전극(263)과 게이트 패드(223) 및 데이터 패드(264)를 각각 드러내는 제 1 내지 제 3 콘택홀(271, 272, 273)을 형성한다. 이어, 투명 도전 물질을 증착하고 패터닝하여 제 1 화소 전극(281)과 보조 게이트 패드(282) 및 보조 데이터 패드(283)를 형성한다. 제 1 화소 전극(281)은 화소 영역에 형성되며 제 1 콘택홀(271)을 통해 드레인 전극(263)과 접촉하고, 게이트 배선(221)과 일부 중첩되어 스토리지 캐패시터를 이룬다. 한편, 보조 게이트 패드(282)와 보조 데이터 패드(283)는 제 2 및 제 3 콘택홀(272, 273)을 통해 게이트 패드(223) 및 데이터 패드(264)와 각각 연결된다.

다음, 도 7d에 도시한 바와 같이 유기 물질을 도포하고 패터닝하여 제 1 화소 전극(281)을 노출하는 개구부를 가지는 배리어 패턴(291)을 형성한다. 배리어 패턴(291)은 게이트 배선(221)과 데이터 배선(261) 및 박막 트랜지스터(T) 상부에 위치하는데, 제 1 화소 전극(281)이 게이트 배선(221)과 일부 중첩되므로 배리어 패턴(291)도 게이트 배선(221)과 일부가 중첩되도록 형성한다. 여기서, 배리어 패턴(291)은 데이터 배선(261)보다 넓은 폭을 가지고 화소 전극(281)과 거의 동일한 크기의 개구부를 가지도록 형성하였으나, 배리어 패턴(291)은 데이터 배선(261)과 동일한 폭을 가질 수도 있다. 배리어 패턴(291)은 벤조사이클로부텐(benzocyclobutene:BCB) 같은 유기 물질이나 블랙 매트릭스로 사용되는 유기 물질을 이용하여 형성할 수 있다.

배리어 패턴(291)은 컬러 필터 형성시 불량을 방지하기 위한 것으로, 전착법을 이용하여 컬러 필터 형성시 화소 전극에 전압을 인가하면 전기장이 생성되고 생성된 전기장에 의해 전착이 이루어지는데, 이때 전기장이 주위로 퍼져나가 이웃하는 화소 전극이나 화소 전극 이외의 부분에도 컬러 필터가 전착될 수 있는데, 배리어 패턴(291)을 형성함으로써 이를 방지할 수 있다.

다음, 도 7e에 도시한 바와 같이 배리어 패턴(291)에 의해 드러난 제 1 화소 전극(281) 상부에 컬러 필터(292)를 전착시킨다.

이때, 폴리에스테르 수지와 같은 음이온성 고분자와 착색제가 혼합된 용액 속에 배리어 패턴(291)이 형성된 기판(210)을 넣고 제 1 화소 전극(281)과 제 1 화소 전극(281)에 접속된 금속판(도시하지 않음)에 전압을 인가하면 착색제가 고분자와 함께 제 1 화소 전극(281)으로 이동하여 전착되어 컬러 필터(292)가 형성된다.

본 발명에서 제 1 화소 전극(281)에 전압 인가는 게이트 배선(221)과 데이터 배선(261)을 이용하여 한다. 즉, 게이트 배선(221)에 전압을 인가하여 박막 트랜지스터(T)를 동작시키고, 데이터 배선(261)에 전압을 인가하여 인가된 전압이 박막 트랜지스터(T)를 통해 제 1 화소 전극(281)에 전달되도록 한다. 그러면, 제 1 화소 전극(281)과 금속판 사이에 전기장이 형성되고, 착색제가 이온성 고분자와 함께 제 1 화소 전극(281)으로 이동하여 제 1 화소 전극(281) 상에 전착됨으로써 컬러 필터(292)가 형성된다.

따라서, 제 1 화소 전극(281)에 전압을 인가하기 위한 금속층을 따로 형성하지 않아도 된다.

이러한 방법으로 데이터 배선(261)에 선택적으로 전압을 인가함으로써, 원하는 위치에 적, 녹, 청의 컬러 필터(292)를 각각 형성할 수 있다.

다음, 도 7f에 도시한 바와 같이 투명 수지로 이루어진 오버코트층(300)을 형성하여 컬러 필터(292)를 보호한다. 이어, 보조 게이트 패드(282)와 보조 데이터 패드(283) 상부의 오버코트층(291)과 오버코트층(300)을 패터닝하여 보조 게이트 패드(282)와 보조 데이터 패드(283)를 각각 노출하며, 제 1 콘택홀(271) 상부의 제 1 화소 전극(281)을 드러내는 제 4 콘택홀(301)을 형성한다.

이때, 패드부에서는 보조 게이트 패드(282)와 보조 데이터 패드(283) 상부의 오버코트층(300)과 배리어층(291)을 일부만 제거하였으나, 패드부의 오버코트층(300)과 배리어층(291)을 모두 제거할 수도 있고, 오버코트층(300)과 배리어층(291)이 보조 게이트 패드(282)와 보조 데이터 패드(283)를 노출하며 보조 패드(282, 283) 상에만 위치하도록 할 수도 있다.

이어, 도 7g에 도시한 바와 같이 투명 도전 물질을 증착하고 패터닝하여 제 1 화소 전극(281) 상부에 위치하며 제 4 콘택홀(301)을 통해 제 1 화소 전극(281)과 연결되는 제 2 화소 전극(310)을 형성한다.

따라서, 본 발명의 제 2 실시예에서는 액정 구동시 전계의 감소없이 안정적으로 액정 분자를 동작시킬 수 있다.

본 발명은 상기한 실시예에 한정되지 아니하며, 본 발명의 정신을 벗어나지 않는 이상 다양한 변화와 변형이 가능하다.

발명의 효과

본 발명에 따른 액정 표시 장치용 어레이 기판 및 그 제조 방법에서는 어레이 기판에 컬러 필터를 형성함으로써, 액정 표시 장치의 상부 및 하부 기판의 합착시 불량을 줄이고 개구율을 향상시킬 수 있으며, 화소 전극을 컬러 필터 하부와 상부에 각각 형성하여 구동시 안정적인 동작을 얻을 수 있다. 또한, 컬러 필터를 형성하기 전에 화소 전극 이외의 부분에 배리어 패턴을 형성한 다음, 컬러 필터를 전착시키므로 컬러 필터 형성시 불량이 발생하는 것을 방지할 수 있고, 전착법을 이용하므로 공정 및 재료의 소비량을 감소시켜 제조 비용을 줄일 수 있다.

(57) 청구의 범위

청구항 1

기판;

상기 기판 상에 형성되어 있으며 직교하는 게이트 배선과 데이터 배선;

상기 게이트 배선 및 데이터 배선과 전기적으로 연결되어 있는 박막 트랜지스터;

상기 게이트 배선과 데이터 배선 및 상기 박막 트랜지스터를 덮고 있는 보호막;

상기 보호막 상부에 형성되어 있으며, 박막 트랜지스터와 연결되어 있는 제 1 화소 전극;

상기 제 1 화소 전극 상부에 형성되어 있고 상기 제 1 화소 전극을 드러내는 개구부를 가지는 배리어 패턴;

상기 제 1 화소 전극 상에 전착되어 있으며, 적, 녹, 청으로 이루어진 컬러 필터;

상기 배리어 패턴 및 상기 컬러 필터 상부에 위치하는 오버코트층

상기 오버코트층 상부에 위치하며 상기 제 1 화소 전극과 연결되어 있는 제 2 화소 전극

을 포함하는 액정 표시 장치용 어레이 기판.

청구항 2

제 1 항에서,

상기 배리어 패턴은 유기 물질로 이루어진 액정 표시 장치용 어레이 기판.

청구항 3

제 2 항에서,

상기 배리어 패턴은 벤조사이클로부틴(BCB)이나 검은색 수지 중 어느 하나로 이루어진 액정 표시 장치용 어레이 기판.

청구항 4

기판을 구비하는 단계;

상기 기판 상에 직교하는 게이트 배선과 데이터 배선, 상기 게이트 배선과 데이터 배선에 연결되어 있는 박막 트랜지스터를 형성하는 단계;

상기 게이트 배선과 데이터 배선 및 상기 박막 트랜지스터 상부에 보호막을 형성하는 단계;

상기 보호막 상부에 위치하며 상기 박막 트랜지스터와 연결된 제 1 화소 전극을 형성하는 단계;

상기 제 1 화소 전극 상부에 상기 제 1 화소 전극을 드러내는 개구부를 가지는 배리어 패턴을 형성하는 단계;

상기 개구부를 통해 드러난 상기 제 1 화소 전극 상에 컬러 필터를 전착시키는 단계;

상기 배리어 패턴 및 상기 컬러 필터 상부에 오버코트층을 형성하는 단계;

상기 오버코트층 상부에 상기 제 1 화소 전극과 연결되는 제 2 화소 전극을 형성하는 단계

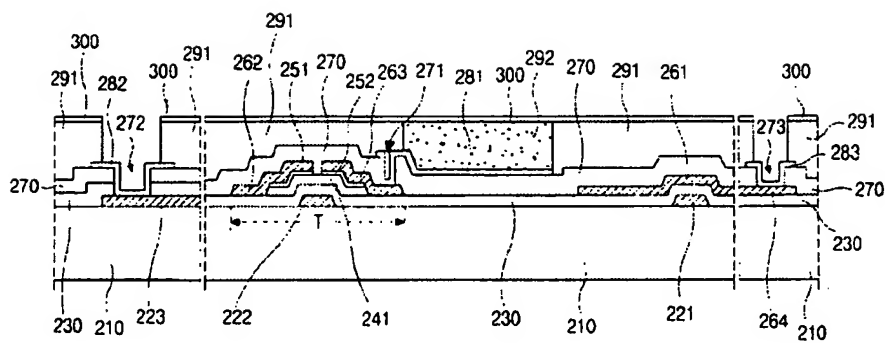
를 포함하는 액정 표시 장치용 어레이 기판의 제조 방법.

청구항 5

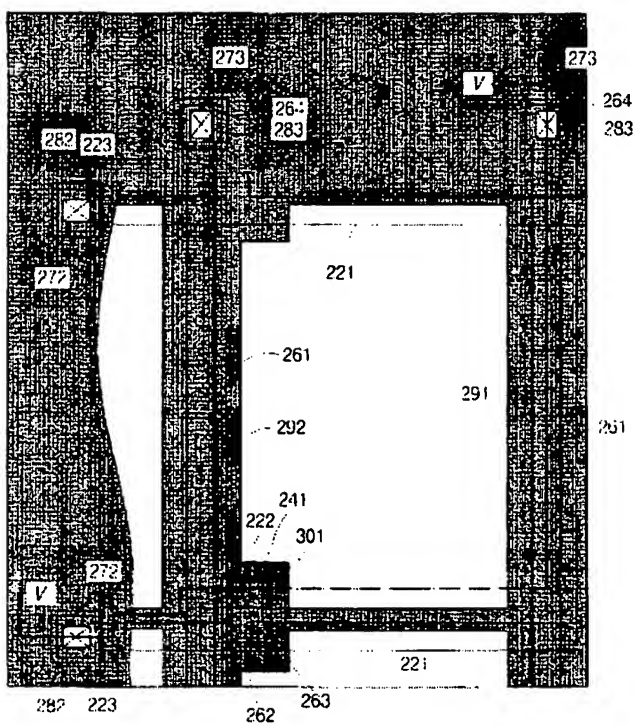
제 4 항에서,

상기 컬러 필터의 전착 단계는 상기 배리어 패턴이 형성된 기판과 상기 제 1 화소 전극에 접속된 금속판

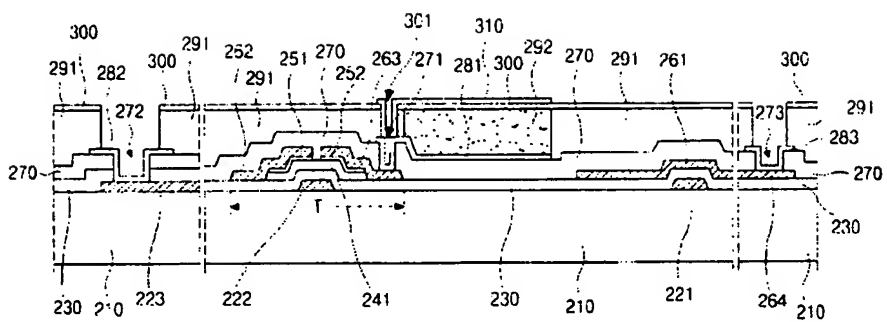
도면3



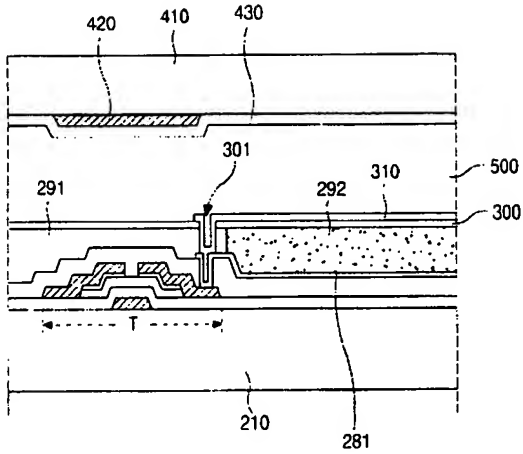
도면4



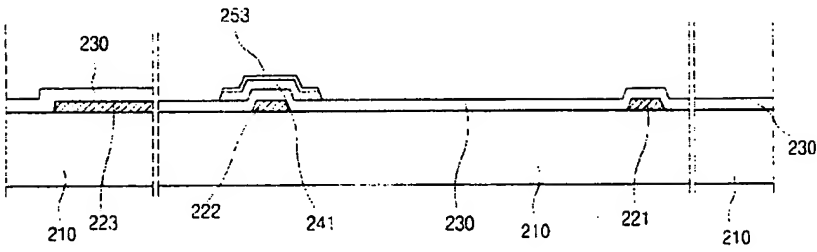
도면5



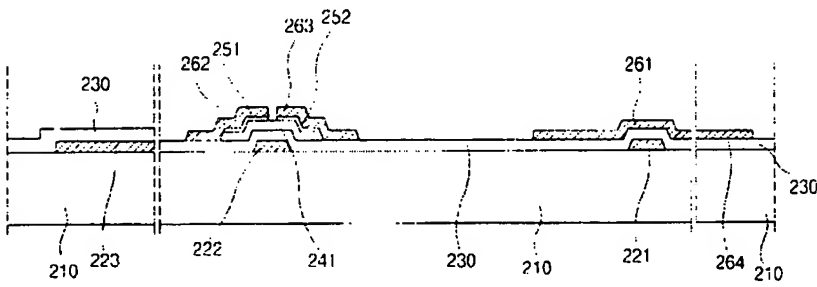
도면6



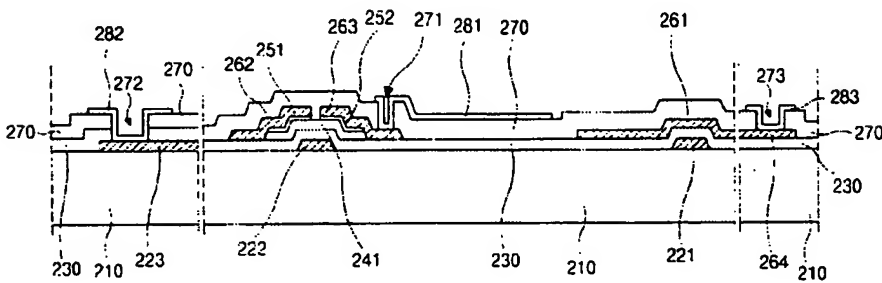
도면7a



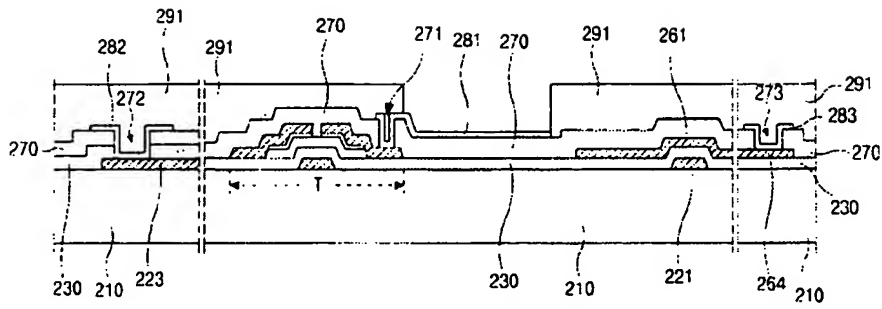
도면7b



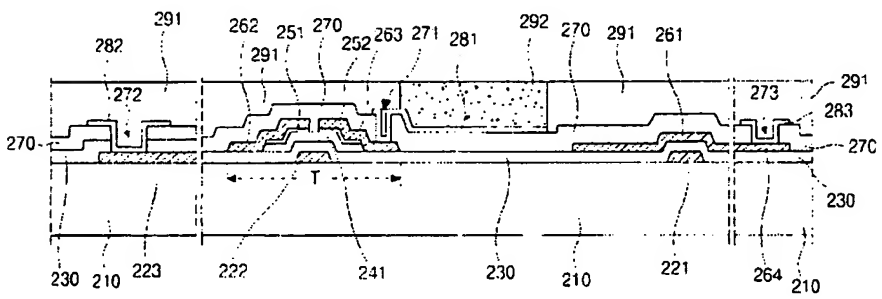
도면7c



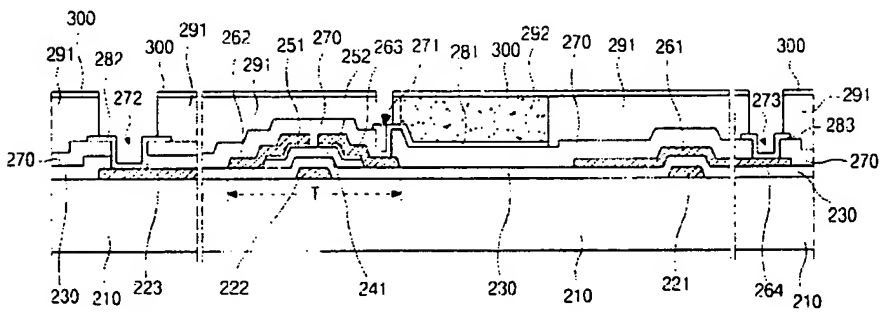
도면 7d



도면 79



도면 7f



도면 7g

